

⑯ 日本国特許庁 (JP)
⑰ 公開特許公報 (A)

⑪ 特許出願公開
昭59—164543

⑮ Int. Cl.³
G 03 B 27/50
G 03 G 15/04
H 02 P 3/10

識別記号
113

序内整理番号
6952—2H
7189—5H

⑯ 公開 昭和59年(1984)9月17日
発明の数 1
審査請求 未請求

(全 4 頁)

④ 複写機の速度制御装置

① 特願 昭58—38136
② 出願 昭58(1983)3月10日
③ 発明者 石黒純爾

海老名市本郷2274番地富士ゼロ
ックス株式会社海老名工場内

④ 出願人 富士ゼロックス株式会社
東京都港区赤坂3丁目3番5号
⑤ 代理人 弁理士 江原望 外1名

明細書

1. 発明の名称 複写機の速度制御装置

2. 特許請求の範囲

光学系キャリッジの往復運動を制御するための制御装置において、キャリッジの往復運動中、リターンからストップにかけて停止位置決めを制御する際にホームセンサー (sensor1) の信号により、D.C. サーボモーターに逆電圧を印加してスキャン方向に逆転制動を行ない、あらかじめ設定された第1の基準信号とモーターの回転数が一致したときに第2の基準信号によつてリターン方向に定速運動を行ない更に次段の位置センサー (sensor2) の検出によつてスキャン方向に逆転制動を行ない、モーターの回転数がゼロになつた時点でモーター印加電圧をオフにするための速度検知回路を有することを特徴とする速度制御装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は複写機における光学系キャリッジの往復運動中の制動を制御する装置に関するものであ

る。

従来技術

光学系キャリッジの往復運動におけるリターンからストップにかけての制動方法はモーター回転数のダンピングによる機械的振動、制御系の安定動作への引き込み時間および光学系キャリッジの停止位置のバラツキ等に影響を与えるものである。

従来技術におけるリターンからストップにかけての制動方法はキャリッジがリターン方向へ定速運動で移動してある一定の位置にきたときにホームセンサー (sensor1) からパルスを出力させて、そのパルスの立ち上がりによつて一定時間(50msec)モーターに逆電圧を印加して逆転制動を行ないその一定時間経過後はあらかじめ設定された回転数にリターン方向に定速運動を行なう。さらにキャリッジがある一定の位置にきたときに位置センサー (sensor2) からパルスを出力させて、その立ち上がりによつて一定時間また逆転制動を行なつたのちモーター印加電圧をオフする方法であつた。

この従来の制動方法によるときはホームセンサ

- (sensor1) のパルス信号によつて一定時間逆転制動を行なつたのちリターン方向に定速運動に入つたためその定速運動に入つた直前のモーター回転数は逆転制動による速度の減衰特性のバラツキによつて必ずしも一定速度ではなく、定速運動に引き込むときのモーター回転数のダンピングが大きくなる場合もあり、機械的振動の原因となる。またモーター回転数のダンピングが激しいときは定速運動に引き込む時間が長くなり、次段の位置センサーのパルス立ち上がり時における速度にも影響を与える。わち次段の逆転制動を行なう直前の速度が一定とならず一定時間の逆転制動後、キャリッジの停止の位置が変化することになる。

発明の目的

本発明は以上のような欠点を除去するために設定速度検知回路を有する速度制御装置に係り、その目的とするところはモーター回転速度を読みとつてフィードバックすることで速度をみて逆転制動時間を調整することによってモーター回転数のダンピングを小さくして、機械的振動をおさえ、

安定した停止制御を行なうことおよび停止位置のバラツキを小さくする点にある。

発明の構成

本発明に係る発明の構成を第1図に基づいて説明する。

Aは光学系キャリッジの往復運動を駆動するモーターであり、Bは同モーターの速度を検出する検出手段であり、Cは同検出手段からのフィードバック信号と前記モーターの基準速度を決定している計算機Eからの設定入力信号とに基づいて前記モーターの安定動作を制御する制御装置であり、Dは前記検出信号に基づいてある一定の速度を検知し、前記計算機Eに知らせる設定速度検知回路である。

光学系キャリッジのリターンからストップにかけての適当な速度を前記設定速度検知回路によつて検知し、前記計算機Eに知らせることにより、計算機Eは前記速度制御装置Cに出力する設定入力信号を変え、モーターの逆転制動時間を調整することができる。

実施例

第3図においてモーター回転速度の制御はPLL(Phase Locked Loop)回路を用いて行なつている。

モーター1は直流モーターでモーター駆動回路2によつて位相制御され駆動する。

速度エンコーダー(PG)3はモーターの回転速度をパルス周波数として検出するものである。

位相比較器4は速度設定入力信号と速度エンコーダー3からのフィードバック信号とを比較し、位相のずれ、周波数の差を検出し、パルス幅の変化として出力する。

フィルタ5は位相比較器4からのパルス出力をアノログ電圧変化に変えると同時に高周波ノイズを除去する。

PWM回路6はフィルタ5からのアノログ電圧変化とPWM発振器7で発生した三角波とを比較してアノログ電圧変化をパルス幅変調してモーター駆動回路2に出力する。

モーター駆動回路2においてはパルス幅変調信号のパルス幅のみモーターに電圧を印加すること

によつてモーターの回転速度を調整している。

したがつて速度エンコーダー3によつてモーター速度を検出したパルス周波数信号と、速度設定入力信号とが位相、周波数ともに一致した状態(Lock状態)においては速度は一定に維持されるが位相にズレがあり、周波数が異なつた場合はその位相差を位相比較器4で検出し、PWM回路6の出力信号においてはモーター回転速度が設定速度より速い場合はその出力パルスはHighレベル状態が少なくなり電圧印加時間が短くなるのでモーターの回転速度は減少し、逆にモーター回転速度が設定速度より遅い場合はPWM回路6の出力パルスはHighレベル状態が多くなり、電圧印加時間が長くなりモーター回転速度は増加する。

よつてこのPLL速度制御回路は設定入力信号とフィードバック信号とが位相、周波数ともに一致した状態(Lock状態)すなわち設定速度とモーター回転速度が一致した状態を維持するように動作して安定したモーター回転速度を得ることを目的とした回路である。

本発明に係る回路部分の動作を以下に説明する。第3図においてモーター回転数は速度エンコーダー3により読みとられ、 F/v コンバータ8にバルス周波数として出力される。 F/v コンバータ8はこのバルス周波数をアナログ電圧変化に変換して A/D コンバータ9に出力する。 A/D コンバータ9はこのアナログ電圧変化をデジタル信号Bに変化してマグニチュードコンバレータ10に出力する。マグニチュードコンバレータ10はあらかじめ設定された基準信号Aと前記デジタル信号Bとを比較して一致したときにCPUにバルスを出力する。

よつて本発明に係る回路部分はモーター回転数があらかじめ設定した速度になつたときを検出して、CPUに知らせる動作をするものである。

次にキャリッジの往復運動中リターンからストップにかけての制動における本発明に係る回路の役割を説明する。

第2図のキャリッジの往復運動の速度状態図においてスキャンからリターンに移つてのちの高速リターン状態終了時 t_1 はキャリッジがある一定の

逆転制動のかかる時点 t_2 における速度は一定となるのでこの逆転制動により速度が減衰してゼロになり、モーターに印加する電圧をオフにしたときのキャリッジの停止位置のバラツキも小さくなる。速度がゼロになつたときの検出も本発明に係る回路により行なうこととする。

なお設定速度を検出した信号がキャリッジの往復運動中におけるリターンからストップにかけての信号であるかどうかはコンピュータが判断することになる。

発明の効果

本発明は光学系キャリッジのリターンからストップにかけての制動に関し、モーター速度をファードバックして同速度に基づいてモーターの逆転制動時間を調整していくのでモーター回転数のダンピングを小さくして機械的振動をおさえることができ、また同ダンピングが小さいことによりキャリッジの停止位置への影響をなくし、停止位置のバラツキを小さくすることができる。

4. 図面の簡単な説明

位置にきたときを検出して発生したホームセンサー(sensor1)の出力バルスの立ち上がりの時点であり、この立ち上がりによりモーターに逆電圧を印加して逆転制動を開始する。逆転制動がかかつたのち速度は減衰していくがあらかじめ設定された速度に達したときに本発明に係る速度検知回路よりバルスがCPUに出力され、逆転制動を終了し、第2の基準信号を位相比較器に送る命令が下され、この基準信号によりリターン方向に定速運動に移ることになる。この場合のモーターにリターン方向の電圧を印加する時点が t_2 である。

従来技術の場合 t_1 と t_2 の間の時間は一定であったが本発明の場合は一定ではなく逆転制動により速度が減少してある設定した速度まで減衰したときにリターン方向の定速運動に引き込む制動方法をとつている。そのためモーター回転数のダンピングを小さくして機械的振動をおさえることができる。

またモーターの回転数のダンピングが小さいことにより次段の位置センサー(sensor2)の信号で

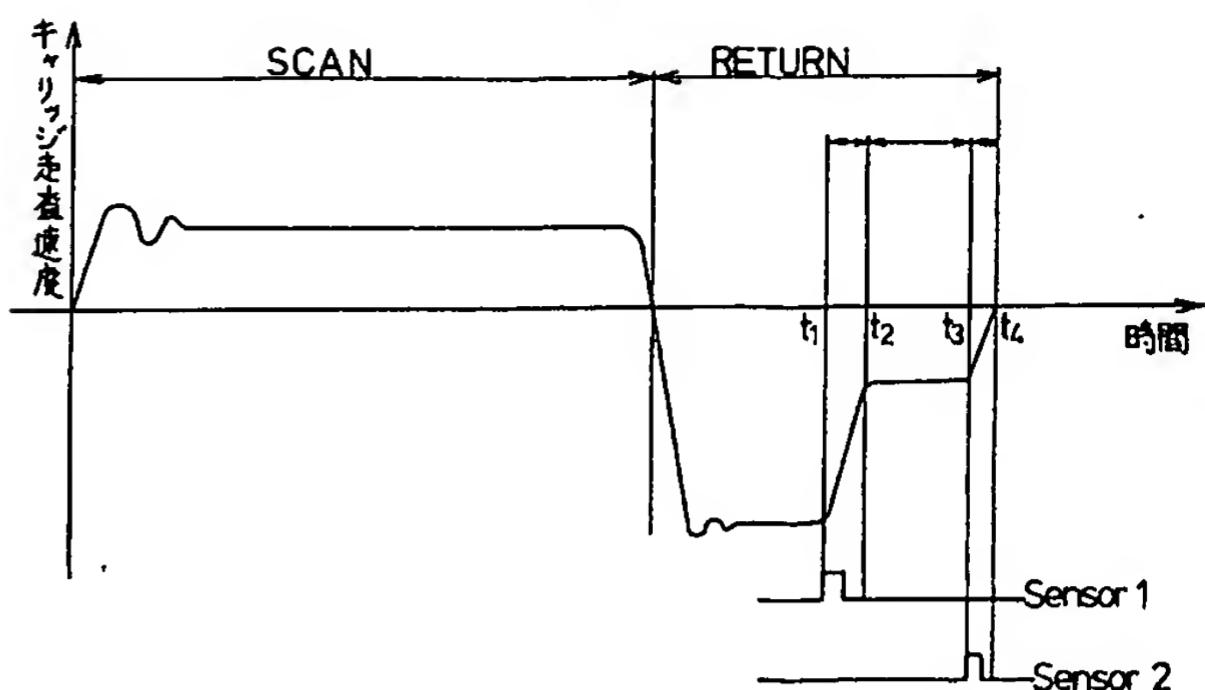
第1図はキャリッジの速度制御に関する構成図、第2図はキャリッジの往復運動の速度状態図、第3図は速度制御回路である。

1…D.C.モーター、2…モーター駆動回路、3…速度エンコーダーPG、4…位相比較器、5…フィルタ、6…PWM回路、7…PWM発振器、8… F/v コンバータ、9… A/D コンバータ、10…マグニチュードコンバレータ、11…CPU。

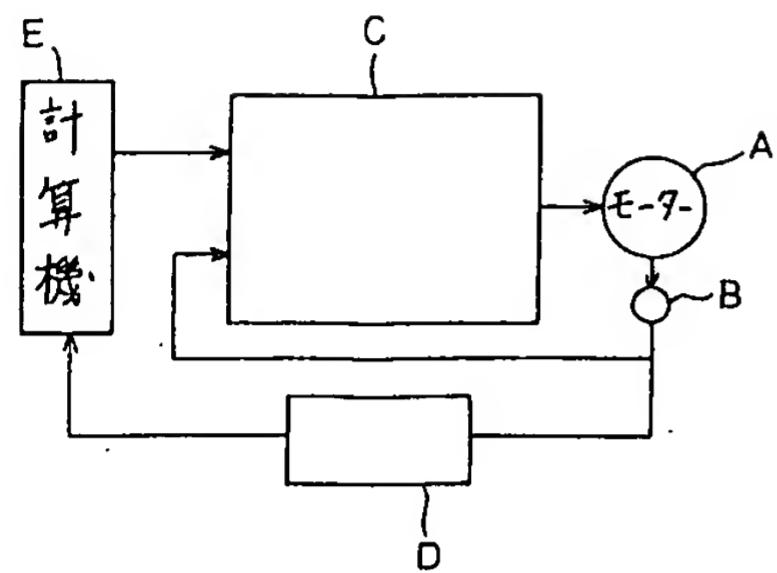
代理人 弁理士 江原 望

外1名

第2図



第1図



第3図

